

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 Date of Application: 2002年11月15日

出願番号 Application Number: 特願2002-332485

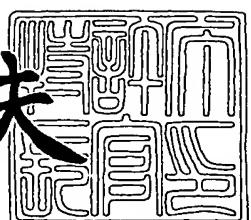
[ST. 10/C]: [JP2002-332485]

出願人 Applicant(s): 鹿児島日本電気株式会社

2003年9月25日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



【書類名】 特許願

【整理番号】 00320428

【あて先】 特許庁長官殿

【国際特許分類】 H01L 29/796

【発明者】

【住所又は居所】 鹿児島県出水市大野原町 2080

鹿児島日本電気株式会社内

【氏名】 土居 悟史

【特許出願人】

【識別番号】 000181284

【氏名又は名称】 鹿児島日本電気株式会社

【代理人】

【識別番号】 100109313

【弁理士】

【氏名又は名称】 机 昌彦

【電話番号】 03-3454-1111

【選任した代理人】

【識別番号】 100085268

【弁理士】

【氏名又は名称】 河合 信明

【電話番号】 03-3454-1111

【選任した代理人】

【識別番号】 100111637

【弁理士】

【氏名又は名称】 谷澤 靖久

【電話番号】 03-3454-1111

【手数料の表示】

【予納台帳番号】 191928

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0215150

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 積層構造配線の製造方法

【特許請求の範囲】

【請求項 1】 下地基板上に下層高融点金属膜、低抵抗コア金属膜、上層高融点金属膜の3層を含む低抵抗の積層構造配線を形成する方法であって、前記下層高融点金属膜を成膜した後に、前記下層高融点金属膜の表面上に前記低抵抗コア金属からなる下面変性膜を形成する工程と、前記下面変性膜の上に低抵抗コア金属膜を成膜する工程と、前記低抵抗コア金属膜の表面上に前記低抵抗コア金属からなる上面変性膜を形成する工程と、前記上面変性膜の上に上層高融点金属膜を成膜する工程と、前記下層高融点金属膜、前記下面変性膜、前記低抵抗コア金属膜、前記上面変性膜及び前記上層高融点金属膜の積層膜をパターン形成する工程と、積層膜パターンの内、前記低抵抗コア金属膜の側面に前記低抵抗コア金属からなる側面保護膜を形成する工程と、を有することを特徴とする積層構造配線の製造方法。

【請求項 2】 前記下面変性膜、前記上面変性膜、前記側面保護膜は、前記低抵抗コア金属の酸化膜、窒化膜、酸窒化膜の内のいずれかであることを特徴とする請求項 1 記載の積層構造配線の製造方法。

【請求項 3】 前記低抵抗コア金属はアルミニウムまたはアルミニウム合金であり、前記下面変性膜、前記上面変性膜、前記側面保護膜は前記低抵抗コア金属の酸化膜、窒化膜、酸窒化膜の内のいずれかであることを特徴とする請求項 1 乃至 2 のいずれか一項に記載の積層構造配線の製造方法。

【請求項 4】 前記低抵抗コア金属は銅、銀、またはそれらを主成分とする合金であり、前記下面変性膜、前記上面変性膜、前記側面保護膜は前記低抵抗コア金属の窒化膜、酸窒化膜の内のいずれかであることを特徴とする請求項 1 乃至 2 のいずれか一項に記載の積層構造配線の製造方法。

【請求項 5】 前記積層膜パターンを形成する工程は、前記積層膜の上にレジストパターンを形成し、前記レジストパターンをマスクとして前記積層膜を除

去することにより行われ、前記側面保護膜を形成する工程が、前記積層膜の上に前記レジストパターンが残存したままの形で行われることを特徴とする請求項1乃至4のいずれか一項に記載の積層構造配線の製造方法。

【請求項6】 前記積層膜パターンを形成する工程は、前記積層膜の上にレジストパターンを形成し、前記レジストパターンをマスクとして前記積層膜を除去することにより行われ、前記側面保護膜を形成する工程が、前記積層膜の上の前記レジストパターンを除去した形、または、レジストを一部残存させた形で行われることを特徴とする請求項1乃至4のいずれか一項に記載の積層構造配線の製造方法。

【請求項7】 前記下地基板には下層が半導体膜で上層が導電性半導体膜の積層半導体膜が存在し、この積層半導体膜はアイランド状にパターン形成されているか、あるいはパターン形成されていない構造であり、前記積層構造配線は前記積層半導体膜の一部を直接覆う形状に形成され、前記側面保護膜を形成する工程の後に、前記積層構造配線または前記積層構造配線を形成するためのレジストをマスクとして前記積層半導体膜の少なくとも一部を除去する工程が続くことを特徴とする請求項1乃至6のいずれか一項に記載の積層構造配線の製造方法。

【請求項8】 前記積層半導体膜の少なくとも一部を除去する工程が前記積層半導体膜をフッ素系ガスまたはフッ素系ガスに塩素系ガスを混合したガスを用いてドライエッチングすることにより行われることを特徴とする請求項7に記載の積層構造配線の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、積層構造配線及びその製造方法に関するものであり、更に詳細には、配線の製造工程における耐腐蝕性及び耐熱性の向上に関するものである。

【0002】

【従来の技術】

液晶表示装置の薄膜トランジスタアレイ基板（以下、TFT基板）の配線には低抵抗に加えてプロセス中の耐腐蝕性、耐熱性が要求される。耐腐蝕性のある

配線としてアルミニウムを低抵抗配線のコア金属として、その上下を高融点金属で挟む構造が特許文献1に開示されている。この特許文献1に開示された技術では、低抵抗配線のパターン形成におけるレジスト剥離工程での剥離液によるアルミニウムの腐蝕を防止する方法が示されている。アルミニウムの腐蝕を防止するために、下層の高融点金属の表面を薄く酸化し、さらにその上に堆積させたアルミニウムの表面も薄く酸化する。この後、アルミニウムの上に上層の高融点金属を堆積させ、アルミニウムの上下を高融点金属で挟んだ積層膜をパターン形成し、その側面も薄く酸化する。

【0003】

【特許文献1】

特開平8-62628号公報（第5頁、図1、3、4）

【0004】

【発明が解決しようとする課題】

しかしながらこのような構造では、アルミニウムの下面が高融点金属の酸化膜、アルミニウムの側面がアルミニウムの酸化膜で覆われることになる。この状態で積層膜パターンが剥離液に晒されると、アルミニウム下面を覆う高融点金属の酸化膜とアルミニウム側面を覆うアルミニウムの酸化膜は異なる金属からなる酸化膜であることから、接合部に界面が形成され、そこから剥離液が染み込み易くなり、アルミニウムの腐蝕が進んでしまうことが考えられる。また、アルミニウム以外の代表的な低抵抗コア金属である銅、銀については、アルミニウムのように酸化膜の耐蝕性が高くないという問題もある。

【0005】

本発明の目的は、アルミニウム、銅、銀またはこれらを主成分とする合金からなるコア金属膜の上下を高融点金属で挟み込んだ低抵抗配線を製造するに当たり、耐腐蝕性及び耐熱性の高い低抵抗配線の製造方法を提供することにある。

【0006】

【課題を解決するための手段】

本発明の積層構造配線の製造方法は、下地基板上に下層高融点金属膜、低抵抗コア金属膜、上層高融点金属膜の3層を含む低抵抗の積層構造配線を形成する方

法であって、

前記下層高融点金属膜を成膜した後に、前記下層高融点金属膜の表面上に前記低抵抗コア金属膜からなる下面変性膜を形成する工程と、

前記下面絶縁膜の上に低抵抗コア金属膜を成膜する工程と、

前記低抵抗コア金属膜の表面に前記低抵抗コア金属膜からなる上面変性膜を形成する工程と、

前記上面変性膜の上に上層高融点金属膜を成膜する工程と、

前記下層高融点金属膜、前記下面変性膜、前記低抵抗コア金属膜、前記上面変性膜及び前記上層高融点金属膜の積層膜をパターン形成する工程と、

積層膜パターンの内、前記低抵抗コア金属膜の側面に前記低抵抗コア金属膜からなる側面保護膜を形成する工程と、

を有することを特徴とする。

【0007】

上記本発明の積層構造配線の製造方法において、前記下面変性膜、前記上面変性膜、前記側面保護膜は、前記低抵抗コア金属膜の酸化膜、窒化膜、酸窒化膜のうちのいずれかである。

【0008】

上記本発明の積層構造配線の製造方法において、前記低抵抗コア金属膜は、アルミニウム、アルミニウム合金であり、前記下面変性膜、前記上面変性膜、前記側面保護膜は、前記低抵抗コア金属の酸化膜、窒化膜、酸窒化膜である。また、前記低抵抗コア金属膜は、銅、銀、あるいはそれらを主成分とする合金であり、前記下面変性膜、前記上面変性膜、前記側面保護膜は、窒化膜、酸窒化膜のうちのいずれかである。

【0009】

また、上記本発明の積層構造配線の製造方法において、前記積層膜パターンを形成する工程は、前記積層膜の上にレジストパターンを形成し、前記レジストパターンをマスクとして前記積層膜を除去することにより行われ、前記側面保護膜を形成する工程が、前記積層膜の上に前記レジストパターンが残存したままの形で行われる。或いは、前記積層膜パターンを形成する工程は、前記積層膜の上に

レジストパターンを形成し、前記レジストパターンをマスクとして前記積層膜を除去することにより行われ、前記側面保護膜を形成する工程が、前記積層膜の上の前記レジストパターンを除去した形、または、レジストを一部残存させた形で行われる。

【0010】

さらに、上記本発明の積層構造配線の製造方法において、前記下地基板には下層が半導体膜で上層が導電性半導体膜の積層半導体膜が存在し、積層半導体膜はアイランド状にパターン形成されているか、あるいはパターン形成されておらず、前記積層構造配線は前記積層半導体膜の一部を直接覆う形状に形成され、前記側面保護膜を形成する工程の後に、前記積層構造配線または前記積層構造配線を形成するためのレジストをマスクとして前記積層半導体膜の少なくとも一部を除去する工程が続き、前記積層半導体膜の少なくとも一部を除去する工程が前記積層半導体膜をフッ素系ガスまたはフッ素系ガスに塩素系ガスを混合したガスを用いてドライエッチングすることにより行われる。

【0011】

【発明の実施の形態】

以下、本発明の実施形態について図面を参照して説明する。

【0012】

図1 (a)、(b) は TFT 近傍の代表的な断面図である。液晶表示装置の薄膜トランジスタアレイ基板 (TFT 基板) の製造工程において、ゲート電極 2 をゲート絶縁膜 5 で覆った後、その上に半導体膜 61 と導電性半導体膜 62 からなる積層半導体膜 6 を形成する。半導体膜 61 はアモルファスシリコン (a-Si) 、導電性半導体膜 62 は n⁺型アモルファスシリコン (n⁺型 a-Si) からなる。積層半導体膜 6 については、図1 (a) のようにフォトリソグラフィ工程によってアイランド状にパターン形成される。あるいは、図1 (b) のように、ソース・ドレイン電極 7、8 の分離部 (チャネル部 9 に相当する領域) 以外は同じパターンとする。この場合、ソース・ドレイン電極 7、8 は下層高融点金属膜 71、81、低抵抗コア金属膜 72、82、上層高融点金属膜 74、84 の順に下層から積層した三層構造として低抵抗配線を形成する。低抵抗コア金属膜 72

、82の外周は、低抵抗コア金属を酸化、窒化、あるいは酸窒化させた膜73、83で完全に被覆する。この後、ソース・ドレイン電極7、8のパターン形成に用いたレジストパターンをマスクとするか、あるいはレジストを除去した後のソース・ドレイン電極7、8をマスクとして、積層半導体膜6の少なくとも一部を、フッ素系ガスまたはフッ素系ガスに塩素系ガスを混合したガスを用いてドライエッティングで除去する。

【0013】

本発明の積層構造配線の製造方法を適用したTFT基板に用いられる低抵抗コア金属は、アルミニウム(Al)、銅(Cu)、銀(Ag)および、それらを主成分とする合金からなる群から選択される。TFT分野ではアルミニウム合金としてAl-Nd(ネオジウム)が最も一般的である。

【0014】

本発明の積層構造配線の製造方法を適用したTFT基板に用いられる低抵抗コア金属の酸化、窒化、あるいは酸窒化させた膜は、アルミニウム、アルミニウム合金の場合は、酸化膜、窒化膜、酸窒化膜のいずれかであり、銅、銀、あるいはそれらの合金の場合は、窒化膜、酸窒化膜のいずれかである。

【0015】

本発明の積層構造配線の製造方法を適用したTFT基板に用いられる高融点金属は、クロム(Cr)、チタン(Ti)、タンタル(Ta)、ニオブ(Nb)、ハフニウム(Hf)、ジルコニウム(Zr)、モリブデン(Mo)、タンゲステン(W)及びそれらを含む合金からなる群から選択される。高融点金属がチタンである場合は、高融点金属膜は窒化チタン(TiN)から構成されてもよい。

【0016】

図2、図3は薄膜トランジスタ近傍の断面図であり、本発明の積層構造配線の製造方法を適用したTFT基板の製造工程を図示したものである。なお、どちらも逆スタガチャネル掘り込み型TFT基板を有する液晶表示装置の例である。図2はソース・ドレイン電極7、8形成前に積層半導体膜6のアイランド状パターン形成を行う例であり、図3は積層半導体膜6のアイランド状パターンを形成しない例である。

【0017】

まず、図2について説明する。透明絶縁性基板1上に低抵抗コア金属膜21としてのA1膜を堆積し、その上に低抵抗コア金属21を酸化、窒化、あるいは酸窒化した薄い膜22で覆って、その上に高融点金属膜23としてのCr膜を堆積し、ゲート電極2と、図示していないが、同時に走査線のパターンを形成する。この後、低抵抗コア金属膜21の側面も低抵抗コア金属膜21の酸化、窒化、あるいは酸窒化した数十～数百nmの薄い膜で覆う（図2（a））。但しゲート電極、走査線については腐蝕性雰囲気の工程ではゲート絶縁膜で覆われており、また構造的に配線幅が広いことから、ソース・ドレイン電極のように腐蝕による断線が大きな問題になることは少ない。

【0018】

次に、ゲート電極2上にゲート絶縁膜5を設け、ゲート絶縁膜5上にゲート電極2と対向して半導体膜61および導電性半導体膜62からなる積層半導体膜6を形成し、積層半導体膜6のアイランド状パターンを形成する（図2（b））。

【0019】

さらに、積層半導体膜6のアイランド状パターンの上にCr膜、A1膜、Cr膜の積層膜を形成して、レジスト10をマスクとしてソース・ドレイン電極7、8を分離して形成する。また、図示していないが、ソース・ドレイン電極7、8の形成と同時に信号線のパターンを形成する。このときソース・ドレイン電極7、8及び信号線は、それぞれ、下層高融点金属膜71、81としてのCr膜、低抵抗コア金属膜72、82としてのA1膜、上層高融点金属膜74、84としてのCr膜の積層膜からなる（図2（c））。低抵抗コア金属膜72、82の外周については、後述する方法により、低抵抗コア金属膜72、82の酸化、窒化、あるいは酸窒化した数十～数百nmの薄い膜で覆う。

【0020】

レジスト10を除去した後、ソース・ドレイン電極7、8をマスクとして、フッ素系ガスまたはフッ素系ガスと塩素系ガスとの混合ガスを用いてドライエッチングを行う。このドライエッチングにより、ソース・ドレイン電極7、8間に存在する導電性半導体膜62を除去し、薄膜トランジスタのチャネル部9を形成す

る（図1（a））。この導電性半導体膜62の下にある半導体膜61についても一部が除去される。なお、レジスト10を除去せず、レジスト10をマスクとしてドライエッチングを行い、その後でレジスト10を除去してもよい。

【0021】

また、図3のようにグレイトーンマスクを用いてフォトリソグラフィ工程を削減するプロセスでは、ソース・ドレイン電極及び信号線をマスクとしてドライエッチングを行う工程が2つある。先ず前記図2と同様に、積層半導体膜まで形成する（図3（a））。アイランド状パターンは形成せず、積層半導体膜6上に前記図2と同様に下層高融点金属膜、低抵抗コア金属膜、上層高融点金属膜の積層膜を形成する（図3（b））。図3の製法ではエッチングの容易性を考慮して、上層と下層の高融点金属膜にはMo膜を、低抵抗コア金属膜にはAl膜を選択する。

【0022】

次に、積層膜からなるソース・ドレイン電極（71、72、74）及びここには図示していないが信号線を、グレイトーンマスクを用いてチャネルを形成する部分のレジスト厚を薄くした薄レジスト部110を有するレジスト10のパターンによって形成する（図4（a））。

【0023】

次に、ソース・ドレイン電極（71、72、74）及び信号線をマスクとして下層の積層半導体膜をフッ素系ガスまたはフッ素系ガスと塩素系ガスとの混合ガスを用いてドライエッチングで除去する（図4（b））。

【0024】

次に、チャネルを形成する部分の薄レジスト部110を除去するためにアッシング処理を施してレジスト10をレジスト210とし、上層の高融点金属膜の表面を露出させ（図5（a））、チャネルを形成する部分を覆う上層高融点金属膜、低抵抗コア金属膜、下層高融点金属膜をウェットエッチングで除去する（図5（b））。

【0025】

レジスト210を除去した後（図6（a））、ソース・ドレイン電極7、8を

マスクとして、露出した導電性半導体62と半導体膜61の一部をフッ素系ガスまたはフッ素系ガスと塩素系ガスとの混合ガスを用いてドライエッチングし、チャネル部9を形成する（図6（b））。レジスト210を除去せず、レジスト210をマスクとしてドライエッチングを行い、その後でレジスト210を除去してもよい。

【0026】

上述のフッ素系ガスまたはフッ素系ガスと塩素系ガスとの混合ガスによるドライエッチングを行うと、低抵抗コア金属膜の側壁部でエッチングガスと反応がおこり腐蝕が発生する。また、ドライエッチングによってフッ素系または塩素系の化学種が基板表面に残留するが、これらの残留化学種が大気開放した際に大気中の水と反応すると、低抵抗コア金属であるアルミニウム、銅、銀を腐蝕させるフッ酸や塩酸を発生させ、それが低抵抗コア金属部まで染み込むことでも腐蝕が発生する。従って、本発明では、このドライエッチングを行う前に予め、低抵抗コア金属の外周を低抵抗コア金属の酸化、窒化、あるいは酸窒化させた膜で被覆しておく。具体的には、例えば次のような方法を用いる。

【0027】

低抵抗コア金属の下面変性膜については、下層高融点金属膜を形成した後、
(1) その表面へ洗浄処理、剥離処理、O₂プラズマ処理、酸化アニール処理等を行い、その後、低抵抗コア金属膜を成膜する（これらの方法では高融点金属表面を酸化させることを目的とするのではなく、高融点金属表面に酸素または水酸化物を吸着残留させ、その上に低抵抗コア金属膜を形成することで、低抵抗コア金属膜の下層側に低抵抗コア金属の酸化膜を形成する）、
(2) 低抵抗コア金属膜の成膜初期をArガス中へO₂またはN₂またはN₂Oを添加する反応性スパッタで形成する（酸化膜、窒化膜、酸窒化膜）、
(3) 下層高融点金属膜上へ低抵抗コア金属膜を数十～数百nm形成した後、その膜に洗浄処理、剥離処理、O₂プラズマ処理、酸化アニール処理、N₂プラズマ処理等を行ってから低抵抗コア金属膜をさらに成膜する（酸化膜、窒化膜）、などの方法を用いれば良い。

【0028】

低抵抗コア金属の上面変性膜については、

(1) 上層高融点金属膜を成膜する前に、低抵抗コア金属膜の表面に洗浄処理、剥離処理、O₂プラズマ処理、酸化アニール処理、またはN₂プラズマ処理等を行うことで形成することができる（酸化膜、窒化膜）。

(2) また、低抵抗コア金属膜の成膜終了前にO₂またはN₂またはN₂Oを添加する反応性スパッタとすることにより形成してもよい（酸化膜、窒化膜、酸窒化膜）。

【0029】

低抵抗コア金属の側面保護膜については、上層高融点金属膜、低抵抗コア金属膜、下層高融点金属膜の積層膜を一括エッチング処理後、低抵抗コア金属膜の側壁に対して洗浄処理、剥離処理、O₂プラズマ処理、酸化アニール処理またはN₂プラズマ処理等を行うことで形成できる（酸化膜、窒化膜）。

【0030】

本発明によって、一括エッチングで形成されたソース・ドレイン電極及び信号線をマスクとして、積層半導体膜をフッ素系ガスまたはフッ素系ガスと塩素系ガスとの混合ガスを用いてドライエッチングする場合において、ソース・ドレイン電極及び信号線の低抵抗コア金属膜の腐蝕を抑制することができた。また後工程においては、パッシベーション保護膜をP-CVDで形成する工程や、トランジスタ特性を安定させるためのアニール工程が存在するが、これらの熱履歴を経由しても配線抵抗の上昇を抑制することができた。

【0031】

以上のように、低抵抗コア金属自体は半導体膜のドライエッチングで用いられるフッ素系ガスまたは塩素系ガスによって腐蝕しやすい材料であるが、耐蝕性に優れる低抵抗コア金属の酸化膜、窒化膜、あるいは酸窒化膜によって低抵抗コア金属の外周を完全に覆うことによって、エッチング中やエッチング後の大気開放時に、どの経路からエッチャント（例えば、フッ素系ガス、塩素系ガス）が浸入してきても、非常に優れた耐腐蝕性を示した。

【0032】

ここで、低抵抗コア金属膜の外周を覆う膜は一種類ではなく、複数の膜種を組

合せを用いてもよい。同じ低抵抗コア金属からなる変性膜で構成されるため、酸化膜や窒化膜のような異種膜であっても、相互拡散がおこりやすく、それぞれの変性膜接合部に界面ができず、界面からのエッチャント浸入を抑制できる。さらに、上層高融点金属膜と下層高融点金属膜とは同一の高融点金属でなくてもよい。

【0033】

また、この方法は上記効果と同時に、高融点金属膜と低抵抗コア金属膜とが直接接触しないため、高融点金属膜と低抵抗コア金属膜との界面において相互拡散を防止できる。従って、約400℃の熱履歴を経ても配線抵抗が上昇しない。

【0034】

【発明の効果】

以上説明したように、本発明によれば、低抵抗材料の上下を高融点金属膜で挟んだ積層構造の低抵抗配線を、低抵抗コア金属の上下面及び側壁を低抵抗コア金属の酸化膜、窒化膜、あるいは酸窒化膜で薄く覆うことにより、低抵抗コア金属自体がドライエッチング中の化学種あるいはドライエッチング後の残留化学種が大気中の水と反応して生成するフッ酸や塩酸で腐蝕しやすい材料であっても、低抵抗コア金属の酸化膜、窒化膜、あるいは酸窒化膜は耐腐蝕性に優れるため、どの経路からエッチャント（例えば、フッ素系ガス、塩素系ガス）が浸入してきても、非常に優れた耐腐蝕性を示す。

【0035】

また上記効果と同時に、高融点金属膜と低抵抗コア金属膜とが直接接触しないため、高融点金属膜と低抵抗コア金属膜との界面において相互拡散を防止できる。従って、約400℃の熱履歴を経ても配線抵抗が上昇しない。

【図面の簡単な説明】

【図1】

本発明の実施形態に係る積層構造配線を液晶表示装置のTFT基板に適用した場合のTFT近傍の断面図である。

【図2】

本発明の実施形態に係る積層構造配線を液晶表示装置のTFT基板に適用した

場合の半導体アイランドパターンを形成する TFT 基板の製造工程を工程順に示す TFT 近傍の断面図である。

【図 3】

本発明の実施形態に係る積層構造配線を液晶表示装置の TFT 基板に適用した場合のグレイトーンマスクを用いた TFT 基板の製造工程を工程順に示す TFT 近傍の断面図である。

【図 4】

図 3 に続く製造工程を工程順に示す断面図である。

【図 5】

図 4 に続く製造工程を工程順に示す断面図である。

【図 6】

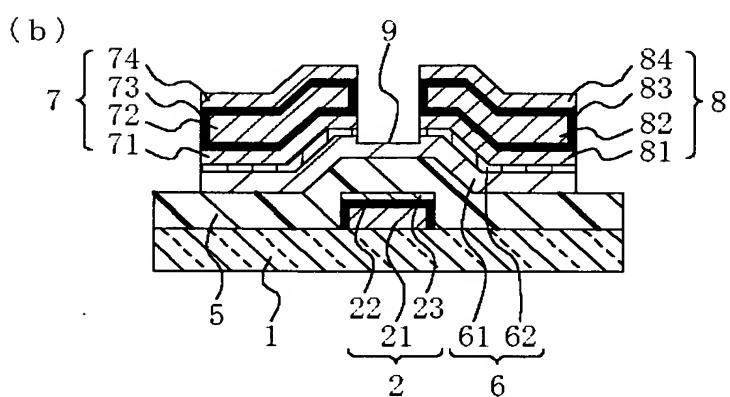
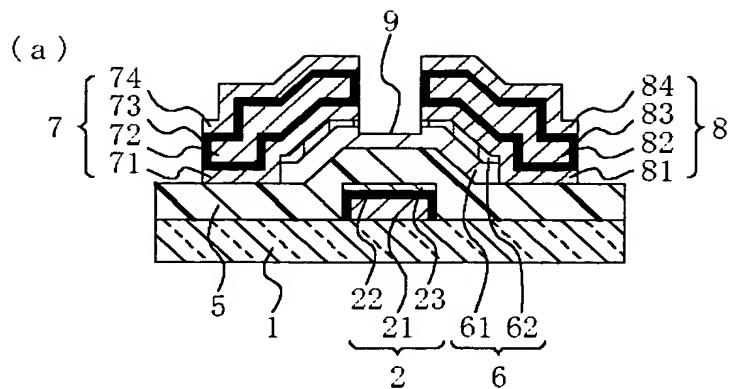
図 5 に続く製造工程を工程順に示す断面図である。

【符号の説明】

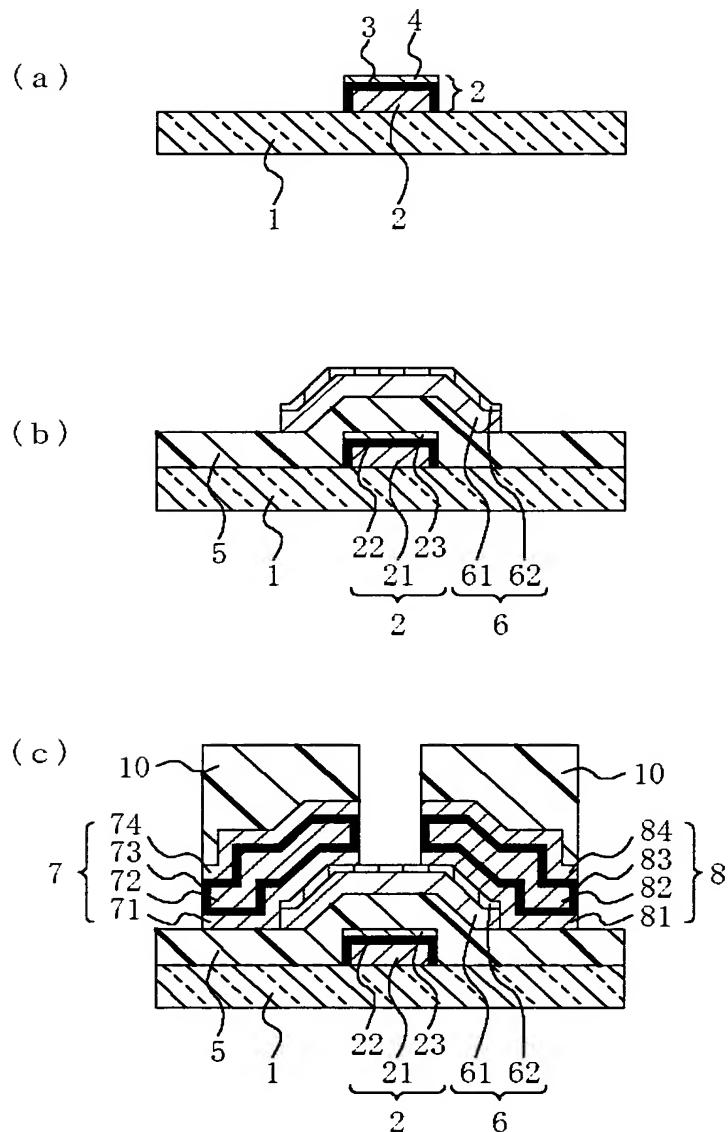
- 1 透明絶縁性基板
- 2 ゲート電極
- 5 ゲート絶縁膜
- 6 積層半導体膜
- 6 1 半導体膜
- 6 2 導電性半導体膜
- 7、8 ソース・ドレイン電極
- 9 チャネル部
- 10、210 レジスト
- 21、72、82 低抵抗コア金属膜
- 22、73、83 低抵抗コア金属膜 21、72、82 の薄い酸化膜、窒化膜、あるいは酸窒化膜
- 23、71、74、81、84 高融点金属膜
- 110 薄レジスト部

【書類名】 図面

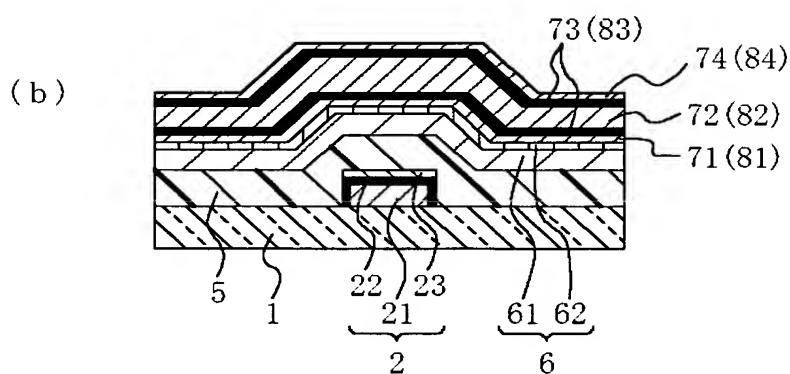
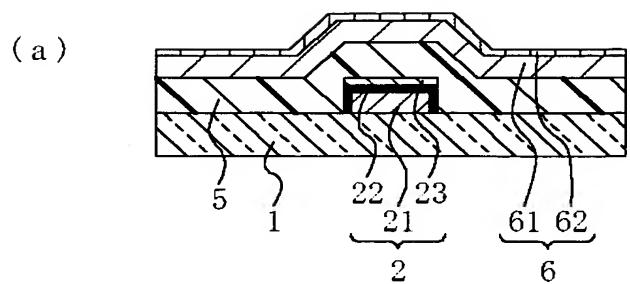
【図 1】



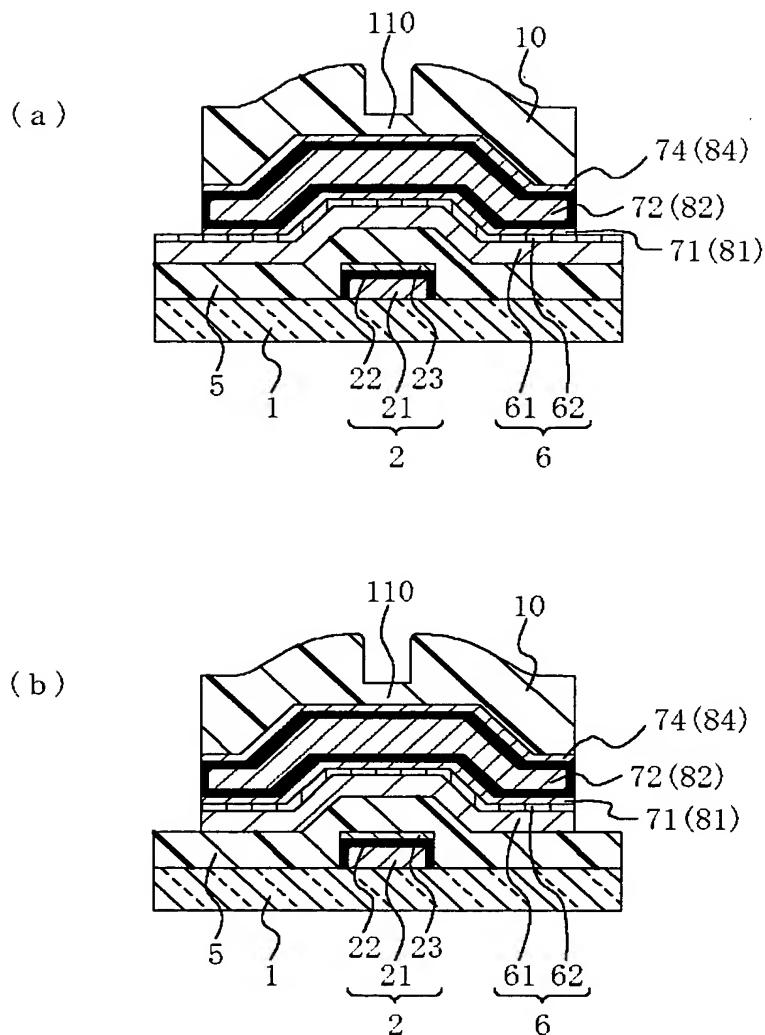
【図 2】



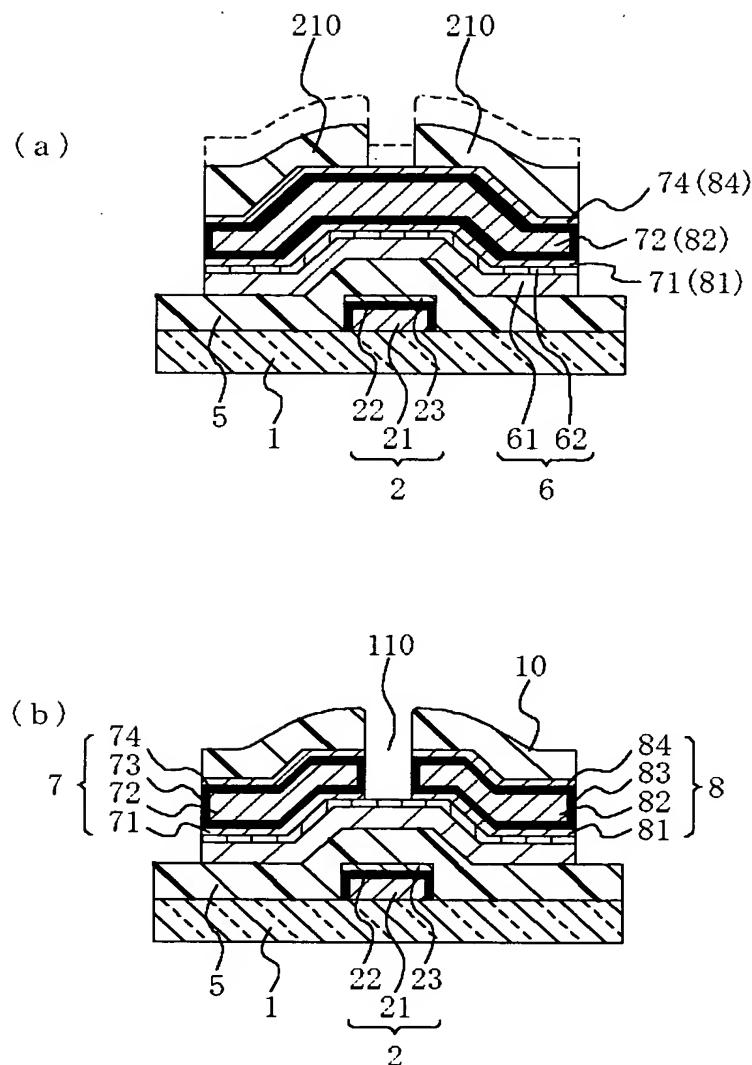
【図3】



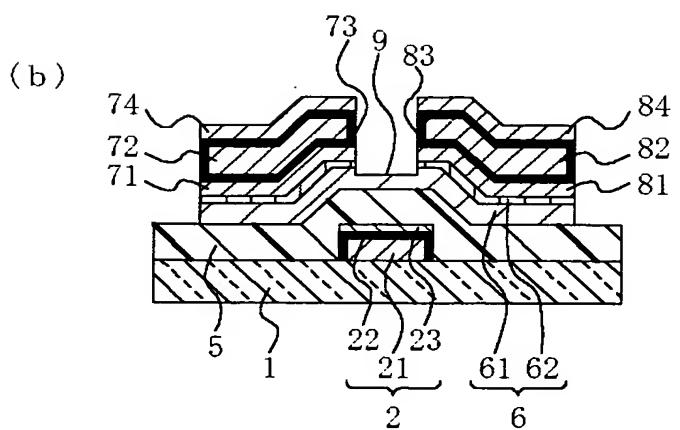
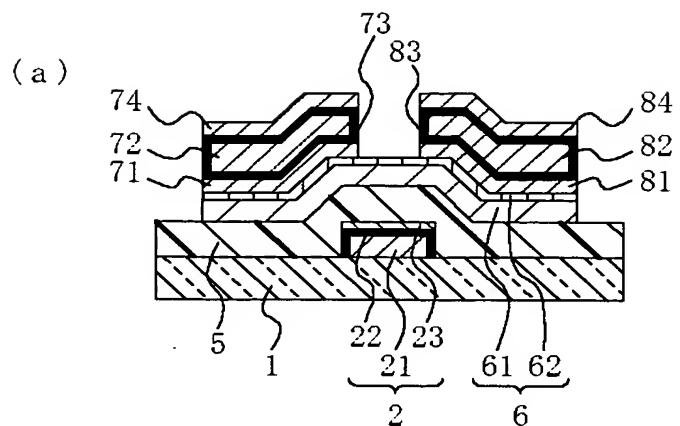
【図4】



【図 5】



【図 6】



【書類名】 要約書

【要約】

【課題】 低抵抗コア金属膜の上下を高融点金属で挟んだ積層膜の耐熱性を向上させつつ、耐腐蝕性も向上させる

【解決手段】 低抵抗コア金属膜 72、82を下層高融点金属膜 71、81、上層高融点金属膜 74、84で挟んだ積層構造の低抵抗配線を、低抵抗コア金属の上下面及び側壁を低抵抗コア金属の酸化膜、窒化膜、または酸窒化膜 73、83で薄く覆う構造とする。この場合、低抵抗コア金属膜の上下面及び側壁を覆う低抵抗コア金属の酸化膜、窒化膜、または酸窒化膜 73、83は、それぞれ異なる膜であっても良い。

【選択図】 図 1

認定・付加情報

特許出願の番号 特願2002-332485
受付番号 50201731961
書類名 特許願
担当官 第五担当上席 0094
作成日 平成14年11月18日

<認定情報・付加情報>

【提出日】 平成14年11月15日

次頁無

出証特2003-3079127

特願2002-332485

出願人履歴情報

識別番号 [000181284]

1. 変更年月日 1990年 8月10日

[変更理由] 新規登録

住所 鹿児島県出水市大野原町2080
氏名 鹿児島日本電気株式会社